

Bus

Zu übermitteln sind

- Adressen CPU -> ROM/RAM und I/O

- Daten
 - beim Speicher-Lesen: ROM/RAM -> CPU
 - beim Speicher-Schreiben: CPU -> [ROM/]RAM
 - beim I/O-Lesen: I/O -> CPU
 - beim I/O-Schreiben CPU -> I/O

- Steuerinformation
 - Lesen/Schreiben CPU -> ROM/RAM und I/O
 - ROM/RAM- oder I/O- Zugriff CPU -> ROM/RAM und I/O
 - Start eines Zugriffs CPU -> ROM/RAM und I/O

Bus

Verschiedene Möglichkeiten, Steuerinformation zu kodieren.

Zum Beispiel: Bus mit vier Steuer-Signalen:

MEM-READ (MR), MEM-WRITE (MW), IO-READ (IOR), IO-WRITE (IOW)

mit folgender Bedeutung:

	MR	MW	IOR	IOW
kein Zugriff	0	0	0	0
Speicher-Read	1	0	0	0
Speicher-Write	0	1	0	0
I/O-Read	0	0	1	0
I/O-Write	0	0	0	1

alle anderen Kombinationen sind nicht zulässig

Bus (Beispiel)

CPU liest von Adresse 01101010 aus dem Speicher. Folgende Schritte laufen ab:

Adresse	Daten	MR	MW	IOR	IOW	
00000000	-----	0	0	0	0	Ausgangszustand (Beispiel)
01101010	-----	0	0	0	0	Adresse auf den Bus
01101010	-----	1	0	0	0	Zugriff starten
01101010	11010111	1	0	0	0	Speicher antwortet
01101010	11010111	0	0	0	0	Zugriff beenden
11110000	-----	0	0	0	0	Speicher beendet Zugriff
						...

Bus (Beispiel)

CPU schreibt an I/O-Adresse 01101010 den Wert 11010111. Folgende Schritte laufen ab:

Adresse	Daten	MR	MW	IOR	IOW	
00000000	-----	0	0	0	0	Ausgangszustand (Beispiel)
01101010	11010111	0	0	0	0	Adresse und Daten auf den Bus
01101010	11010111	0	0	0	1	Zugriff starten
01101010	11010111	0	0	0	1	I/O-Register übernimmt Daten
01101010	11010111	0	0	0	0	Zugriff beenden
						...