

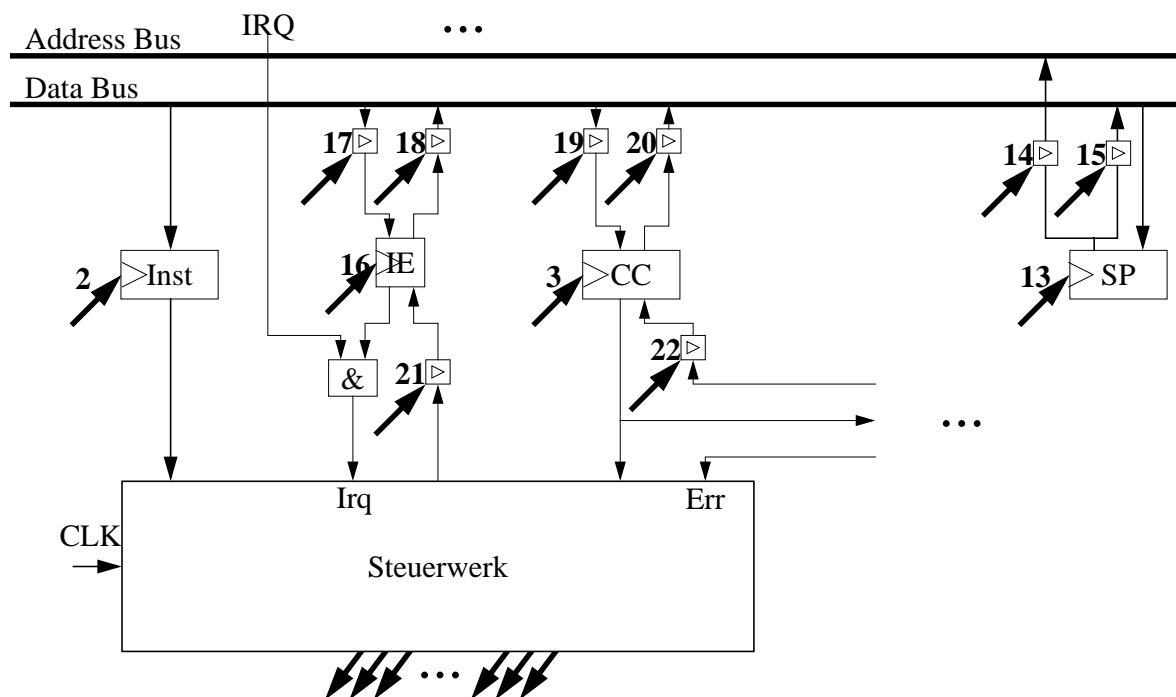
CPU-Steuerwerk (Interrupts / Exceptions)

CPU soll jetzt auch Interrupts und Exceptions verarbeiten können

=>

- zusätzlicher Interrupt-Eingang
- zusätzliches Interrupt-Enable-Register (IE)
- Möglichkeit, IE-Bit zu speichern / laden / setzen
- Möglichkeit, CC-Bits zu speichern / laden
- Stack-Pointer

CPU-Steuerwerk (Interrupts / Exceptions)



CPU-Steuerwerk (Interrupts / Exceptions)

Aufgabe des Steuerwerkes ist es,

- entsprechend der Werte in 'Inst', 'CC', 'Err' und 'Irq'

in einer zeitlichen Abfolge (CLK) Signale zu generieren.

CPU-Steuerwerk (Interrupts / Exceptions)

Inst	CC	<u>Irq/Err</u>	State	Next	ALU	Signale f. Tore, Register, ...
----	--	1-	0	20	-	Interrupt
----	--	0-	0	1	-	MR, 11 Holen der Instruktion
----	--	--	1	2	-	MR, 1, 11
----	--	--	2	3	-	12 Inkrementieren des IP
...
ADD\$	--	--	12	13	-	4 Durchführen der Operation
ADD\$	--	--	13	14	-	4, 6
ADD\$	--	--	14	15	Add	9
ADD\$	--	-0	15	0	Add	3, 5, 9
ADD\$	--	-1	15	20	-	... Exception (Overflow)
----	--	--	20	...	-	... IP pushen
... IE/CC pushen
...	...	-0 IP laden (Interrupt)
...	...	-1 IP laden (Exception)
...	0