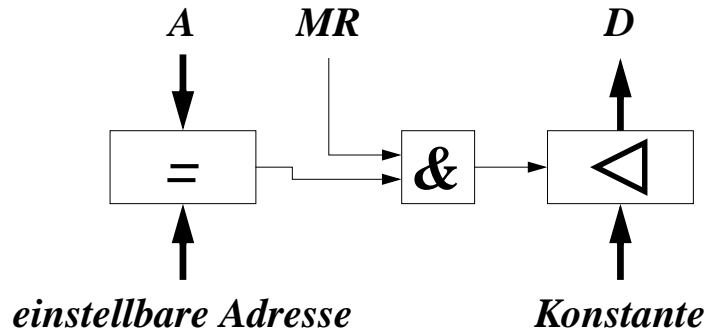


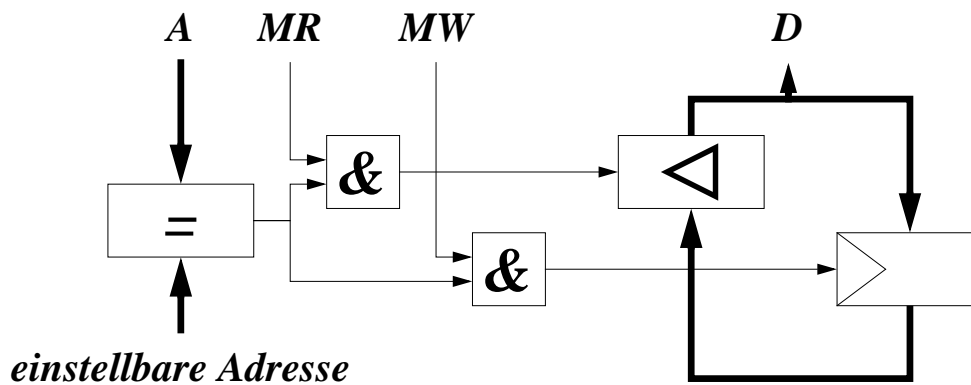
Speicher (ROM)

Aufbau einer ROM-Speicherezelle (schematisch) (vergleiche I/O-Input):



Speicher (RAM)

Aufbau einer RAM-Speicherezelle (schematisch) (vergleiche I/O-Input + I/O-Output):



Speicher (Alignment)

*CPU kann über Datenbus nur auf ein Maschinenwort gleichzeitig zugreifen
=> zu holende / schreibende Daten sollten in einem Datenwort gespeichert sein
(sonst sind mehrere Zugriffe notwendig => Hardware-Aufwand)*

Beispiel:

...				
456				
460			A1	A2
464	A3	A4	C1	C2
468			F1	D1
472	D2			
476	B1	B2	B3	B4
480	G1	E1	E2	
...				

*A: zwei Zugriffe
B: ein Zugriff
C: ein Zugriff
D: zwei Zugriffe
E: ein Zugriff
F: ein Zugriff
G: ein Zugriff*